



輕量化超解析度影像實現之硬體加速器

學生:馮孟涵

指導教授:黃崇勛

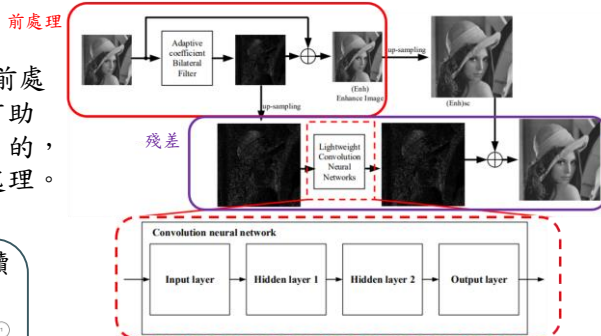
摘要

Super Resolution 前處理+ 演算法

超解析技術 (Super-Resolution) 主要目標是解決在影像放大時可能出現的問題，例如物體邊緣的模糊效應，或由於原始影像的低解析度而無法呈現物體細節，使放大後的影像品質下降。

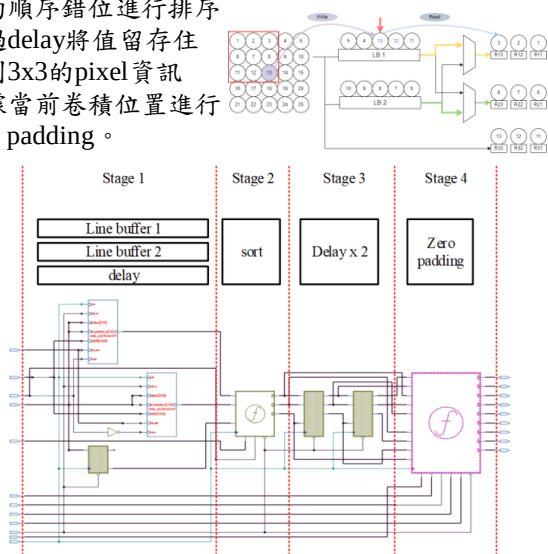
現今影像縮放技術廣泛的應用在許多裝置上，雖然有許多簡化的神經網路架構被提出，但如何更有效的在硬體上實現、減少能源消耗或延遲，又可達到超解析的影像品質，是我們研究硬體加速器的目標。

選用之演算法為殘差輕量化影像超解析 (Residual Lightweight Super Resolution, RLSR)，前處理後細節圖放大，模型針對細節去學習的特點有助於縮減硬體架構複雜度與層數，達到輕量化的目的，最後再將原圖疊加回去，以完成影像的高解析處理。



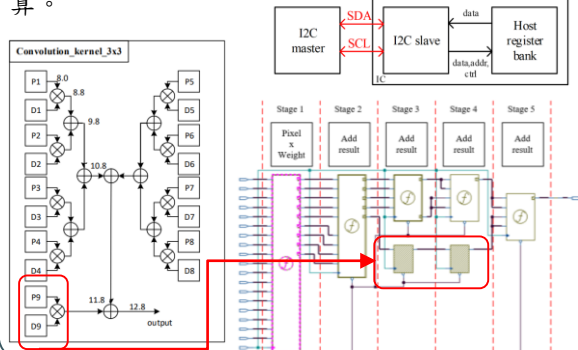
Line Buffer

將input儲存line buffer讀取各行的pixel值，配合讀寫的順序錯位進行排序
透過delay將值留存住
得到3x3的pixel資訊
根據當前卷積位置進行
zero padding。



Convolution Element (CE)

將I2C應用在Weight Store，並將其分割成5個stage執行乘加，也就是切pipeline進行MAC運算。



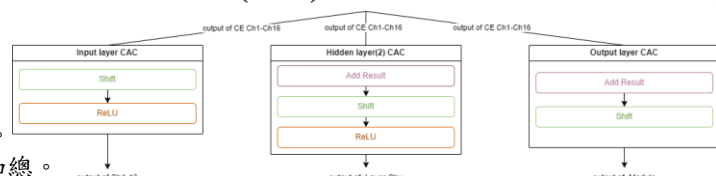
Calculate After Convolution (CAC)

執行完每個 channel 的卷積運算之後，
據當前 layer 的不同，執行不同的運算。

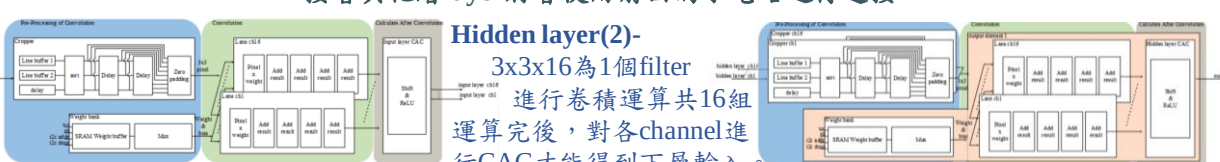
IL只有一層 channel，只需運算完後ReLU。

HL要處理每層channel的值加總也要ReLU。

OL則不需要ReLU，僅需將每層channel值加總。



接著其他層layer將會使用前面的子電路進行連接



Input layer-

輸入為一張影像，透過LB儲存後zero-Padding，輸出一組3x3的資料給CE運算，CAC處理後將結果輸出到下層。

Hidden layer(2)-

3x3x16為1個filter
進行卷積運算共16組
運算完後，對各channel進行CAC才能得到下層輸入。

Output layer-

和hidden layer一樣，
output layer的filter則需要3x3x16為1組，由於輸出只有一層，output layer中的filter僅有1組。

將Super-Resolution實現在硬體上過程中，為了設計出良好架構，考量的面向太多，例如電路功能進行劃分以降低設計複雜度、將layer相同運算的電路統一，做不同運算的電路獨立出來等，為了能兼顧這些目的，要在不停嘗試後，針對效能、準確度去調整達到平衡，之後我會基於目前架構去增添新的想法，以達到最好的結果。

硬體架構 子電路

硬體架構 各層layer

未來展望